

スーパ・イフェクツ (Super Effects)

TRIZ(発明問題解決の理論)の相乗効果

Gunter Ladewig (PRIMA Performance Ltd.、創立者、info@primaperformance.com)

Robert Lyn (Microbonds Inc.、最高技術責任者、rlyn@microbonds.com)

発表: TRIZCON2007: Altshuller Institute 第9回 TRIZ 国際会議

2007年4月23-25日、米国、ケンタッキー州、レイビル市

和訳:市川 且典(新電元工業株式会社)、中川 徹(大阪学院大学)

2007年9月6日

ゲンリッヒ サウロビッチ アルトシュラー (Genrich Saulovich Altshuller)(1926 - 1998) は、「発明は、体系的な発明的思考の結果であり得るだろうか?」と思った。半世紀余りにわたって、アルトシュラーと彼の仲間は約 20 万件の特許を調査した[1]。

彼らが見つけたのは、「並外れた特許が技術システムの性能を改善したやり方は、矛盾した要求を解決して、その基本的制約を解消することによってであること」、例えば、燃料消費量を多くしないで速度を上げるようなことであった。

アルトシュラーが発見したのは、「矛盾した要求を解決することによって技術システムがつぎのレベルの性能へ進化したのに応じて、システムがある種のベクトル (すなわち技術進化のトレンド) に沿って進歩する傾向があったこと」であった。進化の各ベクトルは、離散的な段階 (フェーズ)、すなわち性能レベルを持っている。それを使うと、一つのシステムが進化の旅のどの段階にあったのか、いまどの段階にあるのか、そして将来どの段階になろうとしているのかを定義できる。

もう一つの新しい発見は、「システムがその基本的矛盾を解消して一つの段階から次の段階に進歩したときに、予期せぬ効用がどっと生じた、すなわちスーパ・イフェクツ (super effects) が起こった、ことがしばしばあった」ことであった。[その時には] 単に、多数のコスト高の追加物やプロセス、あるいは高価な (厳しい) 公差がもはや必要なくなっただけでなく、多くのシステムは、価値のある、新しい、製品差別化できる、性能および特長を受け継いだ。

[アルトシュラーのこのような研究の] 成果である、TRIZ(「発明的問題解決の理論」に対するロシア語の頭文字 [の英文字表記])は、私たちに体系的創造性のための方法論を提供する。

背景

電子デバイスに対して、形状因子 [特に単位寸法] をますます小さくし、より多くの機能を要求することが、ますます増加して決して終わらず、加速し続けており、電子システムがこれらの要求を満たすように圧力が掛かり続けている。これらの要求を満足するには、重大な障害物を取り除き、最小の費用で最大の性能を達成するまで、設計を最適化しなければならない。

いままで伝統的に注目が集められていたのは、半導体チップの開発およびシステム設計に対してであったが、いまやますます多くの注目が、最も厳しいシステム性能の制約に対して向けられてきている。それは、これらの構成要素 (チップ) を結合するために使われる連結 (配線) 技術である。

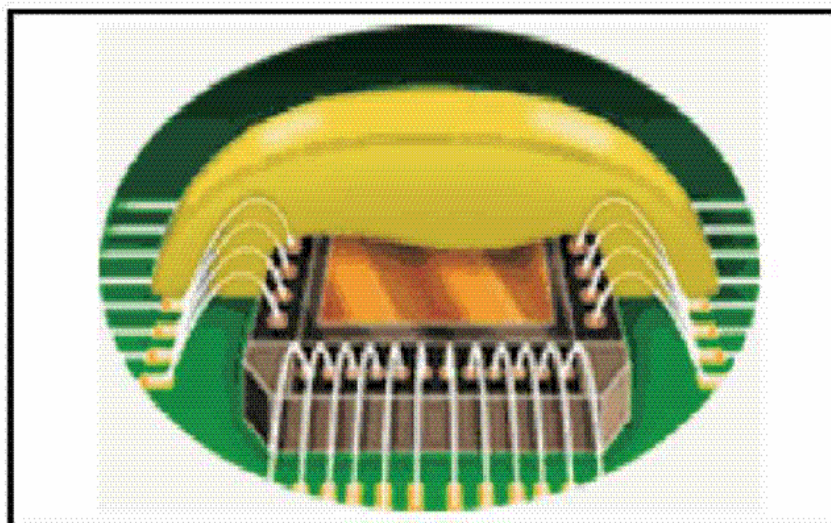
一つの新しい戦略的な配線技術、すなわち、X-Wire(商標)と呼ばれる絶縁ワイヤボンディング技術が、マイクロボンズ社 (Microbonds Inc.) によって開発された。この技術は、次世代の高性能設計の採算性を現在妨害している基本的制約を取除く用意ができています。

本論文が記述するのは、X-Wire によるワイヤボンディング法が [導入された] ときに起る、効用の連鎖反応 (すなわち、TRIZ でスーパー・イフェクツと呼ばれるもの) についてである。

現在のワイヤボンディング技術:

ワイヤボンディングは、IC (集積回路) チップの配線パッドから基板のパッドに、人間の髪の毛の直径の約半分 ($25\mu\text{m}$) の細い電導性のワイヤ (通常、金) を溶接する工程である (図 1 参照)。それは、世界中の IC パッケージの 90% 以上において使用されている。

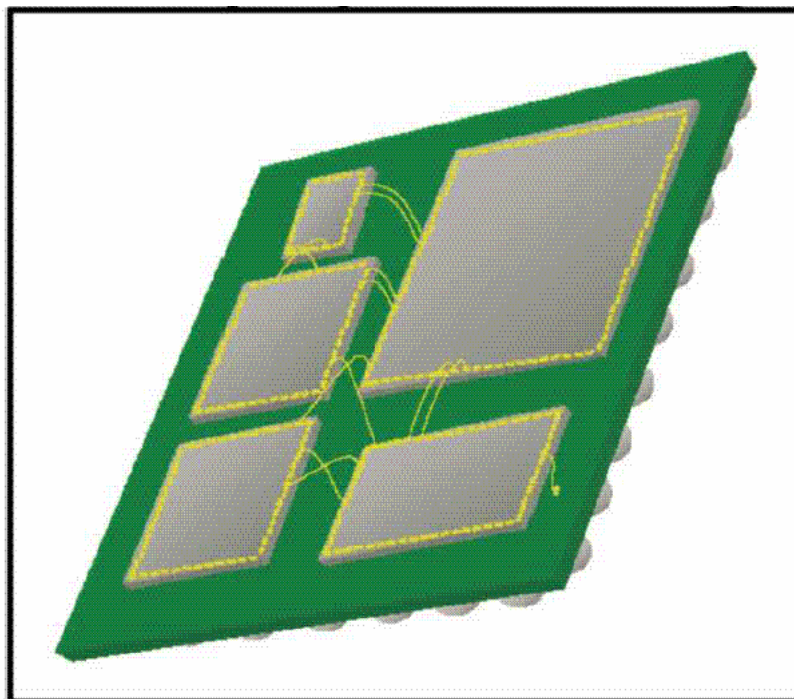
図 1: ワイヤボンディング、チップからパッドへ



出典: Loctite

総合システム性能がチップ・チップ間配線ワイヤの長さによって最も厳しく制限されるので(図2)、設計者は使用するチップの数を最小限にするように要求される。

図2:チップ・チップ間の配線ワイヤ長さ

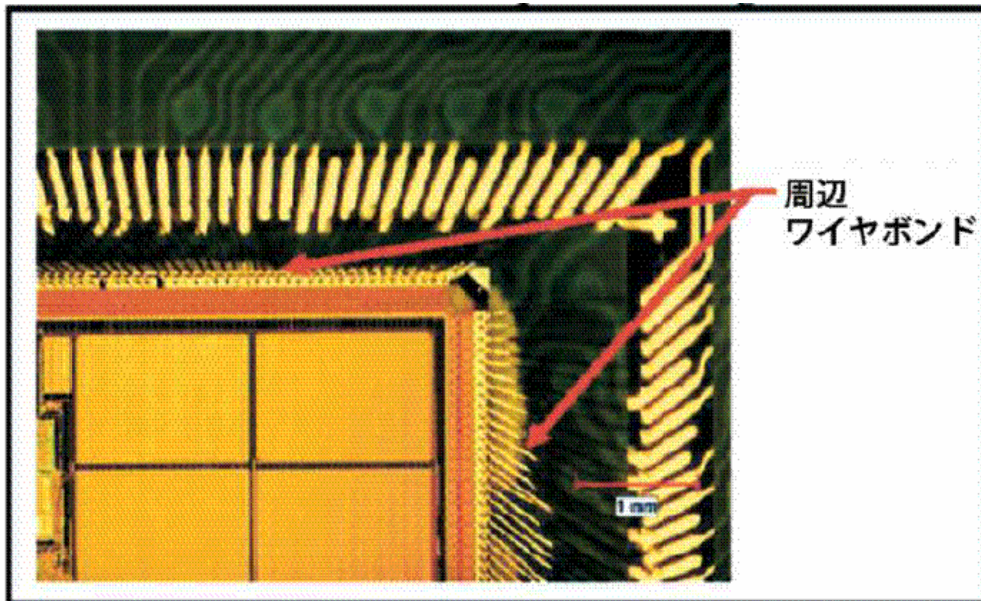


出典: 著者

この制約は設計者に一つのトレードオフの矛盾を強制する。すなわち、1チップ当たりの入出力 (I/O) を最大化するためにはワイヤを近付け (理想的には接触させ) なければならない、また電氣的短絡を防ぐためにはワイヤを遠く離しておかなければならない。

このジレンマに対するワイヤボンディング業界の解決策は、チップの周囲にだけボンディングすることによって、間隔をあけることであった(図3)。この方法では、性能が低下し(チップあたり I/O が低い)、またチップの中心の高価な「土地」も浪費される結果になった。

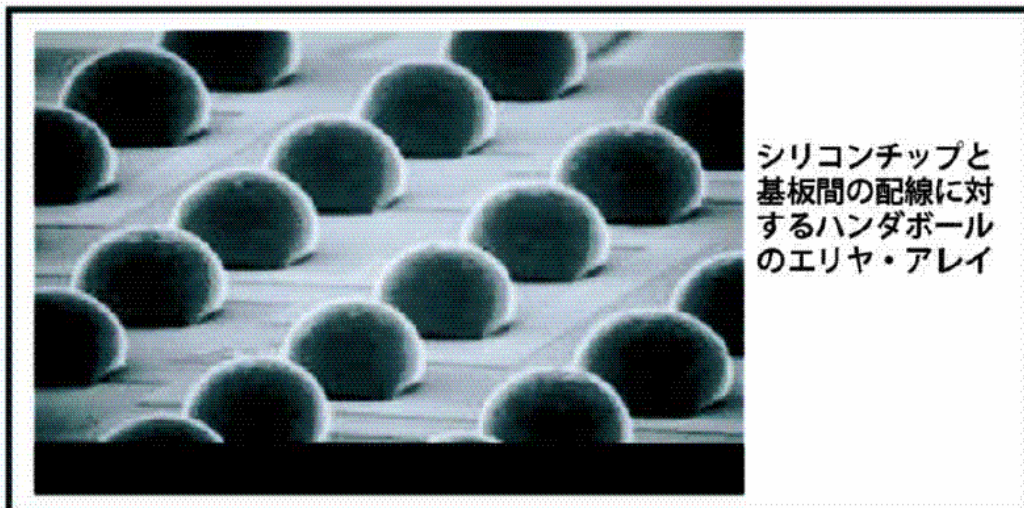
図 3: 周辺ボンディング



出典: 著者

業界がこの基本的な問題をまだ解決せず、またより高性能（チップ当たり I/O）への要求が増加し続けたために、他の非常に高価な新しい技術が開発された。それは、エリアレイ・フリップチップのようなエリアレイ機能を備えたものである。（図 4）[訳注(市川): エリアレイ (Area array) とはボンディングパッドが格子状に配置されているさまを指して用いる]

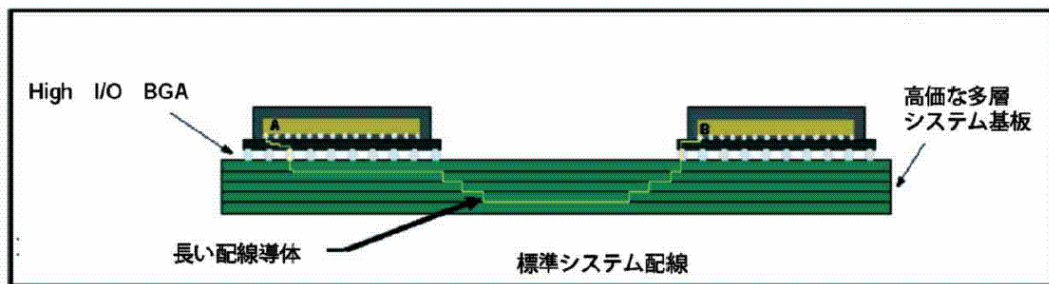
図 4: エリアレイ・フリップチップ



出典: 著者

フリップチップはいくらかの性能改善をもたらしたけれども、未解決の配線ワイヤの問題を何ら解消できなかった。そして単に、層と層を接続する長い導体を備えた、高価な多層基板に問題を移し変えただけであった。（図 5）

図 5: 多層配線基板



出典: 著者

[訳注(市川): BGA (Ball Grid Array) とは、半田による小さいボール状電極(バンプともいう)をディスペンサで格子状に並べたもの]

TRIZ と技術進化のトレンド

すでに述べたように、アルトシュラーが発見したのは、技術システムの性能の改善、すなわち制約の解消が、予測可能な進化の「ベクトル」に沿って一つの段階から次の段階へと進化することによって起こることであった（「バック・トゥ・ザ・フューチャ」[訳注(市川): タイムマシンで未来に戻る米国 SF 映画の題名] のように）。

われわれは任意の技術システムに対して、その「健康診断」をすることができる。すなわち、どの「[進化の] ベクトル」が関係しているか、そして様々なベクトルに沿ってどの段階に位置しているかに従ってシステムの成熟度を決定することによって行う。いいかえれば、われわれは任意のシステムに対して、技術革新のポテンシャルの評価を実施し、その改善の機会を決定することができる。

われわれはつぎのようなことを判断できる。すなわち、そのシステムは現行技術で改善できる余地（発展するための更なる段階）を持っているか？、あるいは、すでに一つのベクトルの終わりで頭打ちになっており、そのために、何らかのまったく新しい技術（新しいベクトル）に変わらねばならないのか、あるいは、技術進化の一つの段階がスキップされてしまったため、われわれがその段階に戻って開発し、そうすることで、より高価なプロセスやより高価なインフラストラクチャに関わってしまっている競争に「空洞を開ける」ことができるかどうか。

技術的進化のトレンドは、どのようにグループ化するかに依存するが、30 以上のトレンドがある。IC の最も基本的な制約である、チップ・チップ間の配線ワイヤの長さ（すなわちチップの「配線能力」）に対して適用されるトレンドは、「線に対する幾何学的進化のトレンド」である。

一般的に言って、幾何学的構造は、一つの点から複雑な三次元構造に向かって進化する傾向があり、その詳細はつぎのようである：

点 --> 線 --> 2 次元(平面) の線あるいは曲線 --> 3 次元(立体) の線あるいは曲線 --> 3 次元の複雑な曲線。

例として裁縫をあげるなら、第 1 段階は一つの縫い目、それから縫われた糸の直線、

それから織った/縫われた織物の面、次に3次元的に接続された織物の層、それから、3次元的に接続された複雑な構造であろう。

図1～図3を改めて見ると、第3段階、すなわち平面に配置した2次元の線が、部分的にしかでき上がっていないことが明らかとなる。

「ワイヤの数を最大化するためにはワイヤを接触させ、そして同時に、電氣的短絡を防ぐためにはワイヤを遠く離しておかなければならない」という矛盾がこれまで解決されなかった。その結果、ワイヤ間隔を大きくするために周辺チップボンディングだけが使用され、チップの中心部はまったく空のまま残された。あるいは、性能要求をワイヤボンディングでは満足できなかった場合に、フリップチップのような高価な新技術が採用された(図4、図5)。

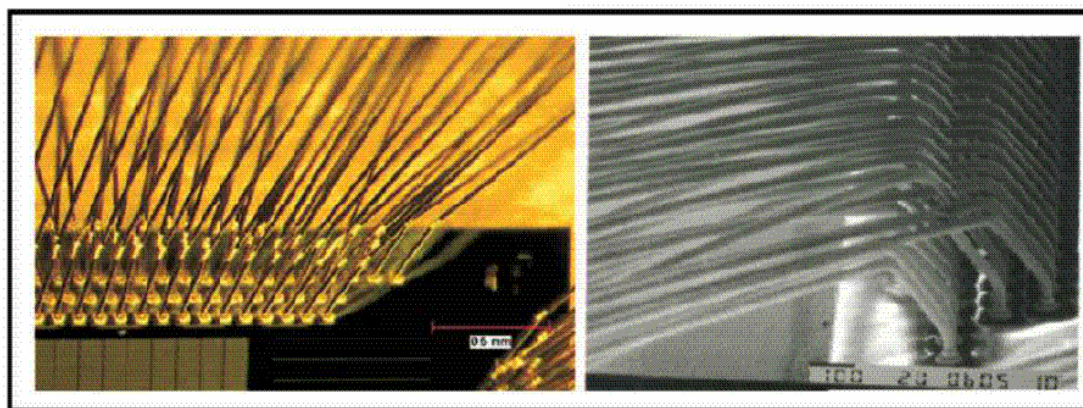
マイクロボンス社は、スキップされた進化の段階のこの機会を有効に使う、X-Wireの開発を行った。

X-Wires は短絡しないで接触する:

マイクロボンス社は、この矛盾を解決した。

それは厚さわずか1 μ mのボンディングワイヤ絶縁材を開発したことによるのであり、その絶縁材は標準のワイヤボンディング・アセンブリ装置で使用できる。この技術によって、チップの全領域はその中心部も含めて、いまやワイヤボンディングが可能となった(図6参照)。これにより、チップ間ワイヤ配線がより少なく、より短くなり、使用チップが少なくなって、総合システム性能が改善された。

図:6



出典: 著者

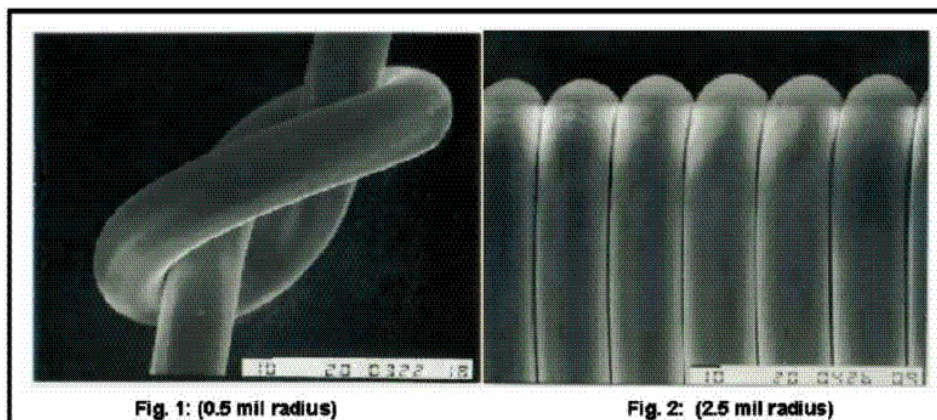
これには、多数の障害を克服しなければならなかった。

少しだけ例を挙げると、被覆について:

1 - 薄くなくてはならないが、高い絶縁強度を持つこと、

- 2 - 高い曲げ強度を持たなければならないが、耐クラック性もあること、(図7参照)
- 3 - ボンディングを阻害しないこと
- 4 - 汚染が無いこと(装置に残査を残さないこと)、
- 5 - 耐溶剤性があること [訳注(市川):原文は4項が重複、以下項番を修正した]
- 6 - 金に対して接着すること、そして
- 7 - 250° までの温度に対して安定なこと。

図 7



出典: 著者

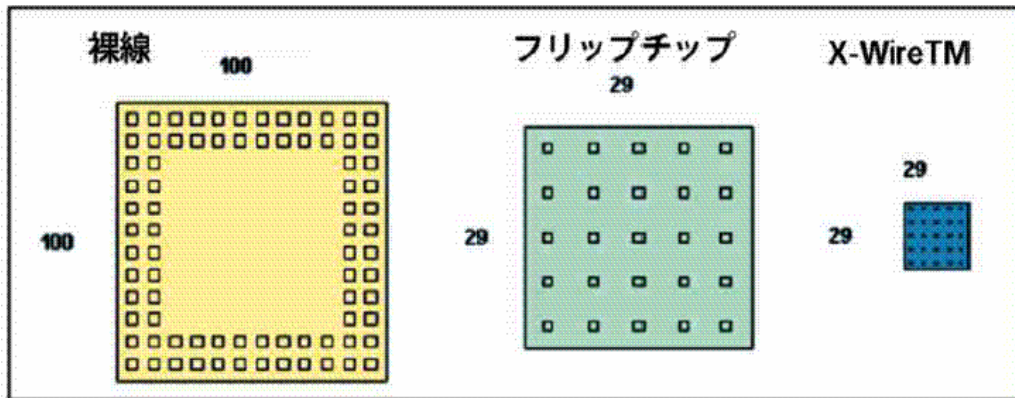
スーパ・イフェクツの連鎖反応:

X-Wire の実施によって、電子産業にグローバルな影響を及ぼす態勢が整えられた。

例を挙げると、つぎのようなことがある:

1. 総合システム性能の向上: 細かいピッチとチップ当り I/O の高い性能による。
2. 余裕ある設計仕様: プロセスのロバスト性(頑強性)の向上と性能向上による。
3. 基板コストの低下: 接続性の向上による。
4. ダイ(金型) サイズの縮小: ウェーハ歩留まりの向上により、10 億ドル規模の節約をもたらす可能性がある(図 8 参照)。

図 8



出典: 著者

5. X-Wire は「プラグ・アンド・プレイ」技術である。世界中に広まっている現行のワイヤボンディングのインフラストラクチャ（基盤設備）で、次世代製品を可能にする。[訳注(市川): 「プラグ・アンド・プレイ」: 周辺機器をコンピュータに接続(plug)するだけで自動的に設定が行われ、すぐに使える(play)ようにするための規格のこと。]

6. 技術的変更を即応して実施できる。設計ミスを訂正するのに、ボンド用パッドから基板のパッドまでワイヤの電氣的短絡を心配しないで直接に配線でき、配線する場所、配線経路の複雑さ、ワイヤの長さに関係しない。

7. これはシステムインチップ、システムインパッケージ (SiP)、積層ダイアセンブリを実現可能にする技術である。X-Wire が短絡しないので、高 I/O(入出力)システムインチップ、あるいは積層ダイアセンブリに対して、きつい間隔で配置できる。[訳注(市川)システムインパッケージ (SiP): System in Package、複数の半導体チップやはんだ付け部品を一つのパッケージに収め、一つのシステムとしたパッケージ]

8. 製造品質と製品の信頼性の向上: ボンディングプロセスにおいて、あるいはチップを樹脂封止するときのモールド成形に際して、ワイヤが短絡しないことによる。

そして最後に最も重要なことは、

9. 節約: 上記の効用の全てから生まれる。

まとめ:

前記項目にまとめたのは、一つの技術システムの基本的制約あるいは基本的矛盾が解決されたときに達成される、予期せぬ多くの効用である。

ここにわれわれが示したのは、30 以上ある技術システムの進化のトレンドのうち、たった一つのトレンドでも、競争に対抗する手段としていかに強力に使うことができるかである。[技術進化の]トレンドは、われわれの製品が進化の旅のどこにあるのかを（例えば競争相手の製品との比較で）われわれに教えてくれるだけでなく、製品がどこに進化していくに違いないかを教えてくれる。また、恐らく最も重要なのは、われわれに改善の機会を示してくれることであり、あるいはわれわれの場合のように、技術的進化の段階がスキップされているときに、

どうしたら競争に「空洞を開ける」ことができるかを教えてくれる。

しかしながら TRIZ には、「線の幾何学的進化のトレンド」を使って示したものよりも、ずっと多くのアプリケーションとツールがある。TRIZ がわれわれに提供している方法論は、世界中の特許ベースの現実世界から、世界クラスの製品やプロセスの創造のために、抽出されたものであり、その特許ベースは、最も優れた発明者たちが彼らの最高のアイデアを創造するために使った最高のツール群に基づくものである。

巻末の注:

[1] Systematic Innovation Using TRIZ, CREA Press, Belgium, 2002

Garasomov, V. M., Litvin, S.S. 'Basic Statements of the Technique for Performing VEA.

Convolution and Super effects' Journal of TRIZ, 3, 2/92, pp.7-45 (in Russian)

Savransky, S. D. 'ENGINEERING OF CREATIVITY, Introduction to TRIZ Methodology of Inventive Problem Solving' CRC Press, 2000

Tummala, R. R. 'Fundamentals of Micro System Packaging' McGraw-Hill, 2001

Tummala R. R. 'Microelectronics Packaging Handbook' Van Nostrand Reinhold, 1989

Harman G. H. 'WIRE BONDING IN MICROELECTRONICS' The International Society for Hybrid Microelectronics, 1989.

[訳者追記(市川):米国特許(英文)US6,896,170B2 または日本語による公開特許である公表 2005-510071 を参照すると本論文の技術的理解が深まる。]