

# 印刷可能な接着剤の物質特性改良

2007. 8. 31

第3回TRIZシンポジウム

J. Kim  
Advanced R&D Center  
LS Cable Ltd.

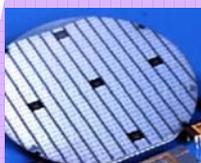
翻訳担当: 日立 仲畑光蔵

## 半導体パッケージの紹介



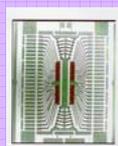
半導体のパッケージングは、熱を消散させチップを保護しながら、チップと基板との電気的な内部接続を行うためのバックエンドプロセス(後工程)である。

### 1. チップ製造



### 2. 半導体パッケージング

- ✓ 基板 製造
- ✓ チップの取付け
- ✓ 内部接続
- ✓ EMC モールディング



LOC

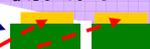
リード・フレーム  
+  
LOC テープ



BOC

PCB  
+  
エラストマ  
またはペースト

側面図



### 3. 半導体

(DRAM, フラッシュメモリ など)



# 欠陥



マスクによる分離のときに起きた欠陥は幾つかの問題を生み、それは半導体パッケージの信頼性不良を招く。

## << プロセス起因の欠陥は 信頼性不良を招く >>

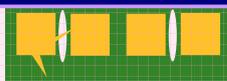
### <プロセス起因の欠陥>

#### <クロッキング>



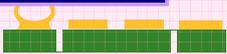
チップ  
取付け

#### <にじみ>



配線

#### <ハブ(泡)>



チップ  
取付け

### <信頼性不良>

#### <ポイド>



#### <電氣的短絡>



#### <ポイド やにじみ>

